

## LNS37100Q1, 单通道, 36V, 100mΩ 智能高侧开关

### 1 特性

- 通过 AEC-Q100 Grade 1 验证
- 宽输入电压范围: 4V 至 36V
- 单通道, 100mΩ 的高侧开关
- 负载故障诊断
  - 负载对地短路或过流检测
  - 负载对 VBAT 短路
  - 负载开路检测
- 低待机电流, 低于 0.5uA
- 支持各种故障状态保护
  - 针对感性负载关断保护的输出负电压箝制位
  - 失地保护和失电保护
  - 过温保护
- 适用于多种应用场景的两个版本
  - 版本 A: 错误状态开漏数字输出
  - 版本 B: 精准的电流检测功能
- 精准的输出电流限流
- 工作环境温度范围-40 °C 到 125 °C
- 散热增强型 HTSSOP (14)封装

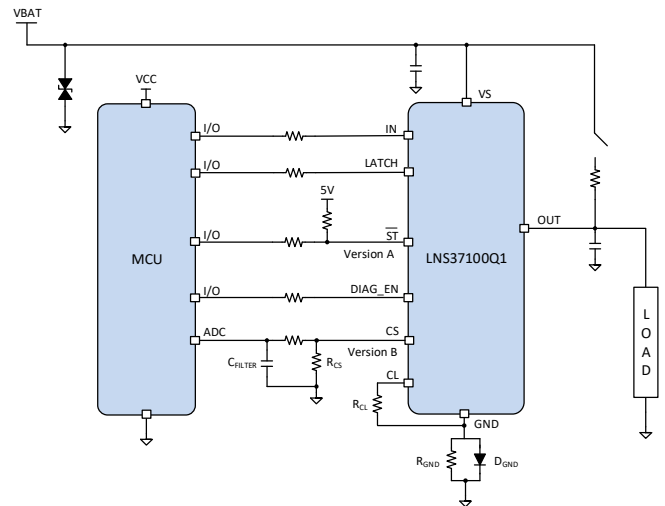
### 2 应用范围

- LED 驱动器
- 螺线管/继电器驱动器
- 通用的电阻, 电容和电感负载开关
- 模块输入电源开关

### 3 描述

LNS37100Q1 是一款带完整保护功能的单通道智能高侧开关, 它集成了一个 100mΩ 的 N 型功率 MOSFET, 具有外部可调的限流保护, 输出短路保护, 外部可选锁死或自动重启的过温保护和感性负载关断时的负电压箝位保护。LNS37100Q1 均具有负载开路, 输出对输入短路, 输出过流, 输出短路, 过温等故障诊断输出功能。LNS37100AQ1 具有开漏诊断状态输出。LNS37100BQ1 具有精准的电流采样输出。

LNS37100Q1 典型应用图



**目录**

1	特性.....	1
2	应用范围.....	1
3	描述.....	1
4	版本信息.....	3
5	订单信息.....	3
6	管脚配置和功能.....	4
7	规格参数.....	5
7.1	Absolute Maximum Ratings.....	5
7.2	ESD Ratings.....	5
7.3	Recommended Operating Conditions.....	6
7.4	Thermal Information.....	6
7.5	Electrical Characteristics.....	6
7.6	Timing Requirements.....	8
8	功能结构图.....	10
9	功能描述.....	11
9.1	工作模式.....	11
9.2	输入与输出.....	11
9.3	可调节限流保护.....	12
9.4	电流采样 (LNS37100B Only).....	12
9.5	感性负载关断 VDS 电压箝位.....	13
9.6	诊断和报错.....	14
9.7	完整的保护功能.....	16
10	典型应用.....	20
11	封装结构图.....	21
	重要通知和免责声明.....	22
	环境保护.....	22

#### 4 版本信息

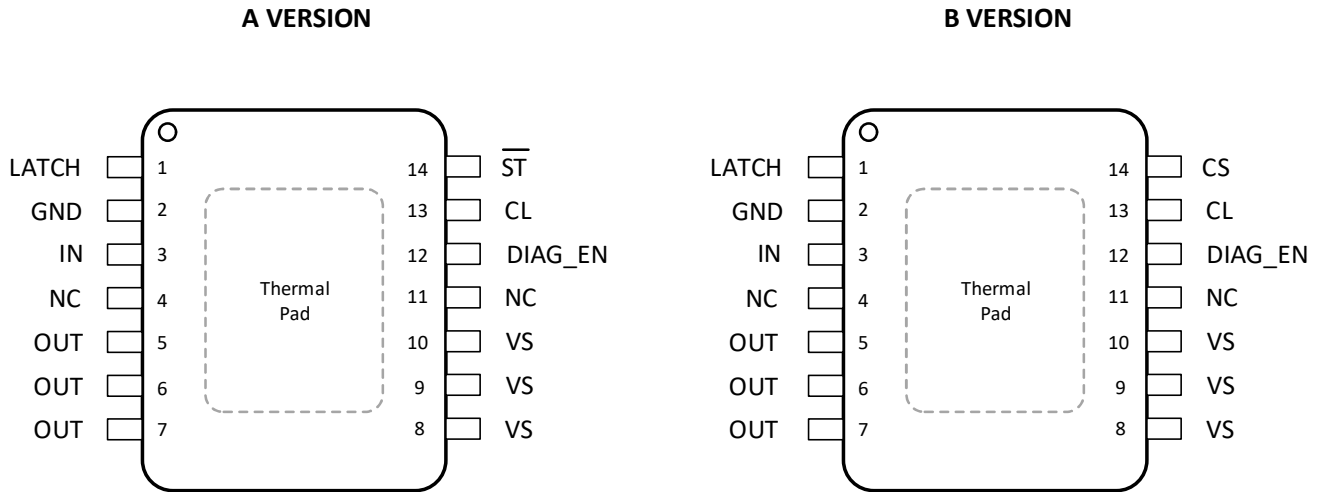
版本	变更描述	时间
0.1	Draft edition	2022/08/08
0.2	Specification changes	2023/05/08
0.3	Update Absolute Maximum Ratings table	2023/05/22
0.4	Update detailed description	2023/06/05

说明: 版本号为 0.x 的产品数据规格书, 其相应的产品是尚未发布的产品。领芯电子科技(无锡)有限公司保留对该产品以及与该产品相关的文档和服务做任何更改的权力, 并且无须通知此文件的接收方。

#### 5 订单信息

型号	封装	MSL	材料	包装	数量	Top Marking
LNS37100AQ1AJR	HTSSOP (14)	Level-3-260C	RoHS	Tape & Reel	3000	S37100A
LNS37100BQ1AJR	HTSSOP (14)	Level-3-260C	RoHS	Tape & Reel	3000	S37100B

## 6 管脚配置和功能



NAME	PIN		I/O	DESCRIPTION
	VER.A	VER.B		
CL	13	13	O	Programmable current-limit pin. Connect to device GND if external current limit is not used.
CS	-	14	O	Current-sense output. Leave floating if not used.
DIAG_EN	12	12	I	Enable and disable pin for diagnostic functions. Connect to device GND if not used.
GND	2	2	-	Ground pin
IN	3	3	I	Input control for channel activation.
LATCH	1	1	I	Thermal shutdown behavior, logic high for latch off, logic low for auto retry, internal pull down.
NC	4, 11	4, 11	-	No-connect pin; leave floating.
OUT	5, 6, 7	5, 6, 7	O	Output, connect to load (NMOS source)
$\overline{ST}$	14	-	O	Open-drain diagnostic status output. Leave floating if not used.
VS	8, 9, 10	8, 9, 10	I	Power supply; battery voltage
Thermal pad	-	-	-	Thermal pad. Connect to device GND or leave floating.

## 7 规格参数

### 7.1 Absolute Maximum Ratings

Over operating ambient temperature range (unless otherwise noted).<sup>(1)(2)</sup>

Parameters	Conditions	Min	Max	Unit
Supply Voltage		-0.3	42	V
Voltage on IN, DIAG_EN, and LATCH pins		-0.3	6.5	
Voltage on $\overline{ST}$ pins		-0.3	6.5	
Voltage on CS pin		-2.7	6.5	
Voltage on CL to pin		-0.3	6.5	
Reverse current on GND pin		-	50	mA
	t<120s	-	250	
Input current on IN, DIAG_EN, LATCH		-1	2	
	Reverse polarity condition, t<120s	-1	10	
Input current on $\overline{ST}$ pins		-1	10	
Output current on CS pin		-1	20	
	Reverse polarity condition, t<120s	-50	-	
Output current on CL pin		-1	6.5	
IN pin PWM frequency			2	kHz
Inductive load switch-off energy dissipation, single pulse, single channel <sup>(3)</sup>		-	35	mJ
Operating Ambient Temperature		-40	125	°C
Junction Temperature		-40	150	
Storage Temperature		-65	150	

(1) Stresses beyond those listed under Absolute Maximum Ratings may cause permanent damage to the device. These are stress ratings only, which do not imply functional operation of the device at these or any other conditions beyond those indicated under Recommended Operating Conditions. Exposure to absolute-maximum-rated conditions for extended periods may affect device reliability.

(2) All voltage values are with respect to the ground plane.

(3) Test condition:  $V_{VS} = 13.5V$ ,  $I_L = 4A$ ,  $T_J(\text{initial}) = 150^\circ\text{C}$ . Value specified by design, not subject to production test.

### 7.2 ESD Ratings

			VALUE	UNIT
$V_{(ESD)}$ Electrostatic discharge	Human body model (HBM) AEC-Q100 Classification Level H3A <sup>(1)</sup>	VS, OUT, GND	±5000	V
	Human body model (HBM) AEC-Q100 Classification Level H2 <sup>(1)</sup>	Other pins	±4000	
	Charged device model (CDM), per AEC Q100-011 <sup>(2)</sup>		±750	

(1) The human-body model is a 107-pF capacitor discharged through a 1.5-kΩ resistor into each terminal.

(2) The charged-device model is tested according to AEC\_Q100-011C.

### 7.3 Recommended Operating Conditions

Parameters	MIN	MAX	UNIT
$V_S$ Operating voltage	4	36	V
Voltage on IN, DIAG_EN, LATCH pin	0	5	V
Voltage on $\overline{ST}$ pin	0	5	V
$I_{o,nom}$ Nominal DC load current	0	4	A
$T_J$ Operating junction temperature range	-40	150	°C

### 7.4 Thermal Information

THERMAL METRIC	LNS37100-Q1	UNIT
	PWP (HTSSOP)	
	14 PINS	
$R_{\theta JA}$ Junction-to-ambient thermal resistance <sup>(1)</sup>	TBD	°C/W
$R_{\theta JA, EVM}$ Junction-to-ambient thermal resistance <sup>(2)</sup>	21	°C/W
$\Psi_{JT}$ Junction-to-top characterization parameter	TBDD	°C/W

- (1) The thermal data is based on JEDEC standard high-K profile – JESD 51-7. The copper pad is soldered to the thermal land pattern. Also, correct attachment procedure must be incorporated.
- (2) The thermal data is tested on LEN's EVM. The copper pad is soldered to the thermal land pattern. Also, correct attachment procedure must be incorporated.

### 7.5 Electrical Characteristics

Unless otherwise stated, the minimum and maximum limits apply over the input voltage range of  $5V \leq V_S \leq 36V$ , operating junction temperature range of -40°C - 150°C. Typical values are measured at 25°C and represent the most likely norm. The default conditions apply: ICL(ext\_set) = 4A.

PARAMETER	TEST CONDITIONS	MIN	TYP	MAX	UNIT
<b>OPERATING VOLTAGE</b>					
$V_{S,nom}$ Nominal operating voltage		4		36	V
$V_{S,UVR}$ Undervoltage restart	$V_S$ rises up, $V_S > V_{S,UVR}$ , device turn on,	3.5	3.7	4	V
$V_{S,UVF}$ Undervoltage shutdown	$V_S$ falls down, $V_S < V_{S,UVF}$ , device shuts off	3	3.2	3.5	V
$V_{UV,hys}$ Undervoltage shutdown, hysteresis			0.5		V
<b>OPERATING CURRENT</b>					
$I_{nom}$ Nominal operating current	$V_{IN} = 5V, V_{DIAG\_EN} = 0V$ , no load, GND current			5	mA
	$V_{IN} = 5V, V_{DIAG\_EN} = 0V$ , 10-Ω load, GND current			10	mA
$I_{off}$ Standby current	$V_S = 13.5V, V_{IN} = V_{DIAG\_EN} = V_{CS} = V_{CL} = V_{OUTPUT} = 0V, T_J = 25^\circ C$ , VS current			0.5	μA
	$V_S = 13.5V, V_{IN} = V_{DIAG\_EN} = V_{CS} = V_{CL} = V_{OUTPUT} = 0V, T_J = 125^\circ C$ , VS current			5	μA
$I_{off,diag}$ Standby current with diagnostic	$V_{IN} = 0V, V_{DIAG\_EN} = 5V$ , GND current			1.2	mA
$t_{off,deg}$ Standby mode deglitch time <sup>(1)</sup>	IN or DIAG_EN from high to low, if deglitch time > $t_{off,deg}$ , enters into standby mode.	10	12.5	15	ms
$I_{leak,out}$ Off-state output leakage current	$V_S = 13.5V, V_{IN} = V_{OUTPUT} = 0, T_J = 25^\circ C$			0.5	μA
	$V_S = 13.5V, V_{IN} = V_{OUTPUT} = 0, T_J = 125^\circ C$			3	μA
<b>POWER STAGE</b>					
$R_{DS-ON}$ On-state resistance	$V_S > 4V, T_J = 25^\circ C$		80	100	mΩ
	$V_S > 4V, T_J = 150^\circ C$			166	mΩ
$I_{lim,nom}$ Internal current limit	CL=GND	7		13	A
	CL=Open	3.5		6.5	A

**Electrical Characteristics(continued)**

I <sub>lim,tsd</sub>	Current limit during thermal shutdown	Internal current limit CL=GND, thermal cycling	5			A
		Internal current limit CL=Open, thermal cycling	2.5			A
		External current limit, thermal cycling condition; Percentage of current limit set value	50%			
V <sub>DS</sub>	Clamp drain-to-source voltage internally clamped		42	44	48	V
V <sub>F</sub>	Drain-to-source diode voltage	V <sub>IN</sub> = 0, I <sub>OUT</sub> = -0.2 A	0.7			V
I <sub>rev</sub>	Continuous reverse current when reverse polarity <sup>(2)</sup>	t < 60 s, V <sub>S</sub> = 13.5 V, GND pin 1-kΩ resistor in parallel with diode. T <sub>J</sub> = 25°C.	4			A
<b>LOGIC INPUT (IN, DIAG_EN AND LATCH)</b>						
V <sub>logic,h</sub>	IN, DIAG_EN, LATCH high-level voltage		2			V
V <sub>logic,l</sub>	IN, DIAG_EN, LATCH low-level voltage		0.8			V
R <sub>pd,in</sub>	IN pulldown resistor		100	210	320	kΩ
R <sub>pd,diag</sub>	DIAG_EN pulldown resistor		100	210	320	kΩ
R <sub>pd,latch</sub>	LATCH pulldown resistor		100	210	320	kΩ
<b>DIAGNOSTICS</b>						
I <sub>loss,gnd</sub>	Loss-of-ground output leakage current		100	200		μA
V <sub>ol,off</sub>	Open-load detection threshold in off-state	V <sub>IN</sub> = 0 V, When V <sub>S</sub> - V <sub>OUTPUT</sub> < V <sub>ol,off</sub> , duration longer than t <sub>ol,off</sub> . Open load detected.	1.4	2.1	2.6	V
I <sub>ol,off</sub>	Off-state output sink current with open load	V <sub>IN</sub> = 0 V, V <sub>VS</sub> = V <sub>OUTPUT</sub> = 13.5 V, T <sub>J</sub> = 125°C	-50			μA
t <sub>ol,off</sub>	Open-load detection-threshold deglitch time in off state(See Figure 3.)	V <sub>IN</sub> = 0 V, When V <sub>S</sub> - V <sub>OUT</sub> < V <sub>ol,off</sub> , duration longer than t <sub>ol,off</sub> . Open load detected.	300	550	800	μs
I <sub>ol,on</sub>	Open-load detection threshold in on state	V <sub>IN</sub> = 5 V, when I <sub>OUT</sub> < I <sub>ol,on</sub> , duration longer than t <sub>ol,on</sub> . Open load detected. Version A only.	2	6	10	mA
t <sub>ol,on</sub>	Open-load detection-threshold deglitch time in on-state(See Figure 3.)	V <sub>IN</sub> = 5 V, when I <sub>OUT</sub> < I <sub>ol,on</sub> , duration longer than t <sub>ol,on</sub> . Open load detected. Version A only.	550			μs
t <sub>CL(deg)</sub>	Deglitch time when current limit occurs or removes <sup>(1)</sup>	V <sub>INx</sub> = V <sub>DIAG_EN</sub> = 5 V, the deglitch time from current limit fault toggling/removing to ST, CS report.	80		180	μs
V <sub>ST</sub>	Status low output voltage	I <sub>ST</sub> = 2 mA. Version A only	0.4			V
T <sub>SD</sub>	Thermal shutdown threshold		175			°C
T <sub>SD,rst</sub>	Thermal shutdown status reset		155			
T <sub>sw</sub>	Thermal swing shutdown threshold		60			
T <sub>hys</sub>	Hysteresis for resetting the thermal shutdown and swing		10			
<b>CURRENT SENSE (VERSION B/C) AND CURRENT LIMIT</b>						
K	Current sense current ratio		500			
K <sub>CL</sub>	Current limit current ratio		2000			
dK/K	Current-sense accuracy	I <sub>load</sub> ≥ 10 mA	-80	80		%
		I <sub>load</sub> ≥ 25 mA	-28	28		
		I <sub>load</sub> ≥ 50 mA	-15	15		
		I <sub>load</sub> ≥ 0.1 A	-8	8		
		I <sub>load</sub> ≥ 1 A	-3	3		
dK <sub>CL</sub> /K <sub>CL</sub>	External current-limit accuracy <sup>(3)(4)</sup>	I <sub>limit</sub> ≥ 0.5 A	-60	60		%
		I <sub>limit</sub> ≥ 1 A	-38	38		
		I <sub>limit</sub> ≥ 1.5 A	-27	27		

**Electrical Characteristics(continued)**

V <sub>CS,lin</sub>	Linear current sense voltage range <sup>(1)</sup>	V <sub>S</sub> ≥ 5 V, V <sub>DIAG_EN</sub> = 5 V	0	4	V
		V <sub>S</sub> ≥ 5 V, V <sub>DIAG_EN</sub> = 3.3 V	TBD	TBD	V
I <sub>OUT,lin</sub>	Linear output current range <sup>(1)</sup>	V <sub>S</sub> ≥ 5 V, V <sub>CS,lin</sub> ≤ 4 V	0	4	A
V <sub>CS,H</sub>	Current-sense fault high voltage	V <sub>DIAG_EN</sub> = 5 V	4.5	5	5.5
		V <sub>DIAG_EN</sub> = 3.3 V	2.97	3.3	3.63
		V <sub>DIAG_EN</sub> = V <sub>IH</sub>	2.88	3.2	3.52
I <sub>CS,H</sub>	Current sense fault condition current	V <sub>CS</sub> = 4.3 V, V <sub>S</sub> > 7 V	13		mA
I <sub>CS,SAT</sub>	Current sense normal condition saturation current			11	mA
I <sub>CL,OPEN</sub>	CL open detection current	V <sub>IN</sub> = 0 V, V <sub>DIAG_EN</sub> = 5 V	65	145	μA
R <sub>CL,LIMIT</sub>	maximum value of external current limit resistor			8.25	kΩ
V <sub>CL,th</sub>	Current limit internal threshold voltage		1.2		V
I <sub>CS,leak</sub>	Current sense leakage current in disable mode	V <sub>IN</sub> = 5 V, R <sub>load</sub> = 10 Ω, V <sub>DIAG_EN</sub> = 0 V, T <sub>J</sub> = 125°C		1	μA
		V <sub>IN</sub> = 0 V, V <sub>DIAG_EN</sub> = 0 V, T <sub>J</sub> = 125°C		1	μA

(1) Value is specified by design, not subject to production test.

(2) Value is based on the minimum value of the 10 pcs/3 lots samples

(3) External current-limit accuracy is only applicable to overload conditions greater than 1.5× the current-limit setting.

(4) External current-limit setting is recommended to be higher than 500 mA.

## 7.6 Timing Requirements

PARAMETER		TEST CONDITIONS	MIN	TYP	MAX	UNIT
<b>SWITCHING CHARACTERISTICS</b>						
t <sub>d(on)</sub>	Delay time, V <sub>OUT</sub> 10% after V <sub>IN</sub> ↑ (See Figure 1.)	V <sub>VS</sub> = 13.5 V, V <sub>DIAG_EN</sub> = 5 V, I <sub>OUT</sub> = 0.5 A, IN rising edge to 10% of V <sub>OUT</sub>	20		50	μs
t <sub>d(off)</sub>	Delay time, V <sub>OUT</sub> 90% after V <sub>IN</sub> ↓ (See Figure 1.)	V <sub>VS</sub> = 13.5 V, V <sub>DIAG_EN</sub> = 5 V, I <sub>OUT</sub> = 0.5 A, IN falling edge to 90% of V <sub>OUT</sub>	20		50	μs
dV/dt <sub>(on)</sub>	Turn on slew rate	V <sub>VS</sub> = 13.5 V, V <sub>DIAG_EN</sub> = 5 V, I <sub>OUT</sub> = 0.5 A, V <sub>OUT</sub> from 10% to 90%	0.1	0.35	0.55	V/μs
dV/dt <sub>(off)</sub>	Turn off slew rate	V <sub>VS</sub> = 13.5 V, V <sub>DIAG_EN</sub> = 5 V, I <sub>OUT</sub> = 0.5 A, V <sub>OUT</sub> from 90% to 10%	0.1	0.35	0.55	V/μs
t <sub>d(match)</sub>	t <sub>d(rise)</sub> - t <sub>d(fall)</sub>	V <sub>VS</sub> = 13.5 V, I <sub>L</sub> = 0.5A. t <sub>d,rise</sub> is the IN rising edge to V <sub>OUT</sub> = 90%. t <sub>d(fall)</sub> is the IN falling edge to V <sub>OUT</sub> = 10%.	-50		50	μs
dV/dt <sub>(match)</sub>	Slew Rate Matching dV/dt(on)- dV/dt(off) (See Figure 1.)		-0.15	0	0.15	V/μs



CURRENT-SENSE CHARACTERISTICS (See Figure 2.)				
$t_{CS(off1)}$	CS settling time from DIAG_EN disabled <sup>(1)</sup>	$V_{VS} = 13.5\text{ V}$ , $V_{IN} = 5\text{ V}$ , $I_{OUT} = 0.5\text{ A}$ . current limit = 2 A. DIAG_EN falling edge to 10% of $V_{CS}$ .	10	$\mu\text{s}$
$t_{CS(on1)}$	CS settling time from DIAG_EN enabled <sup>(1)</sup>	$V_{VS} = 13.5\text{ V}$ , $V_{IN} = 5\text{ V}$ , $I_{OUT} = 0.5\text{ A}$ . current limit is 2 A. DIAG_EN rising edge to 90% of $V_{CS}$ .	132	$\mu\text{s}$
$t_{CS(on1-1)}$	CS settling time from DIAG_EN enabled <sup>(1)</sup> with small load	$V_{VS} = 13.5\text{ V}$ , $V_{IN} = 5\text{ V}$ , $I_{OUT} = 50\text{m A}$ . current limit is 2 A. DIAG_EN rising edge to 90% of $V_{CS}$ .	TBD	$\mu\text{s}$
$t_{CS(off2)}$	CS settling time from IN falling edge	$V_{VS} = 13.5\text{ V}$ , $V_{DIAG\_EN} = 5\text{ V}$ , $I_{OUT} = 0.5\text{ A}$ . current limit = 2 A. IN falling edge to 10% of $V_{CS}$ .	10	$\mu\text{s}$
$t_{CS(on2)}$	CS settling time from IN rising edge	$V_{VS} = 13.5\text{ V}$ , $V_{DIAG\_EN} = 5\text{ V}$ , $I_{OUT} = 0.5\text{ A}$ . current limit = 2 A. IN rising edge to 90% of $V_{CS}$ .	88	$\mu\text{s}$
$t_{CS(on2-1)}$	CS settling time from IN rising edge with small load	$V_{VS} = 13.5\text{ V}$ , $V_{IN} = 5\text{ V}$ , $I_{OUT} = 50\text{m A}$ . current limit is 2 A. IN rising edge to 90% of $V_{CS}$ .	TBD	$\mu\text{s}$

(1) Value is specified by design, not subject to production test.

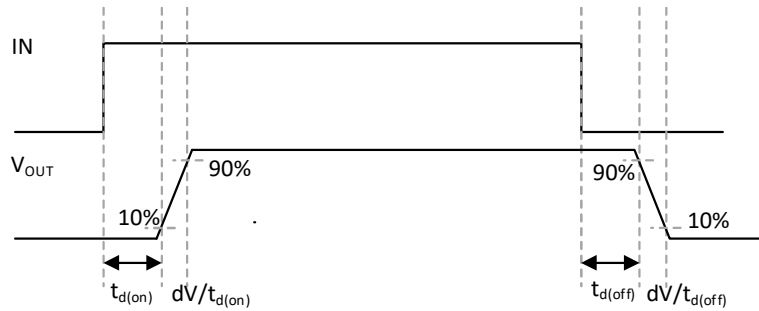


Figure 1. Switching Characteristics Diagram

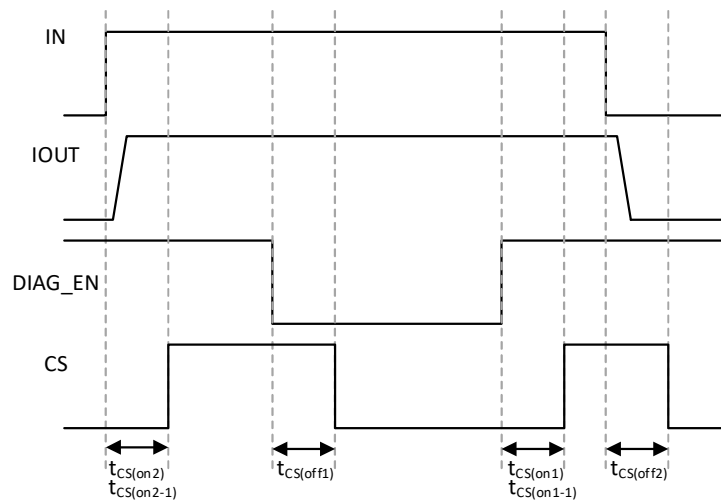


Figure 2. CS Delay Characteristics

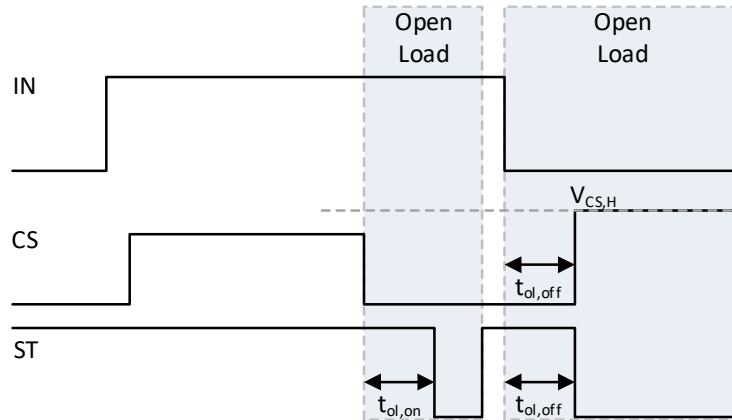


Figure 3. Open-Load Blanking Time Characteristics

## 8 功能结构图

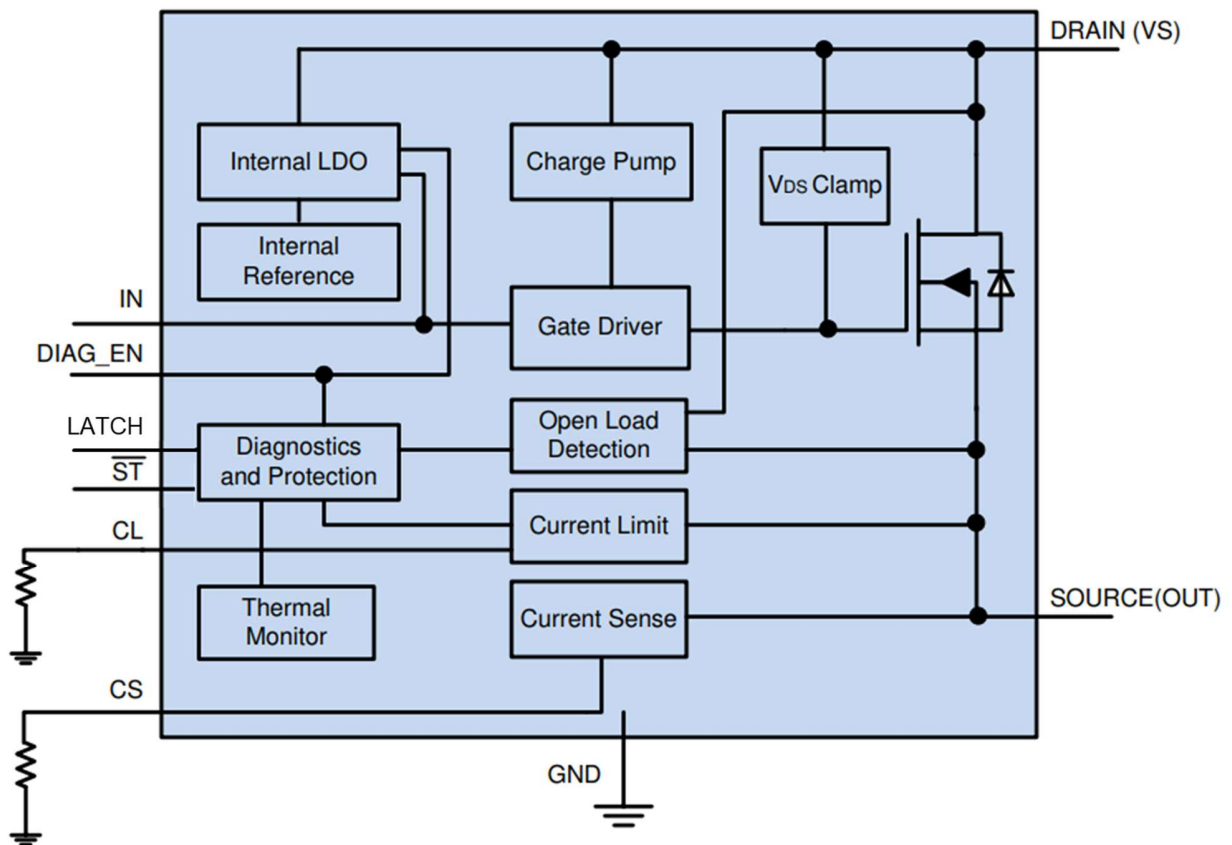


Figure 4. 功能结构图

## 9 功能描述

### 9.1 工作模式

LNS37100Q1 在 VS 开始供电并超过其的 UVLO 阈值后开始工作，进入待机 (Standby) 状态。此时控制输入管脚 IN 或 DIAG\_EN，可以让芯片进入工作状态 (Normal Operation) 或带有诊断功能的待机状态 (Standby with Diagnostics)。

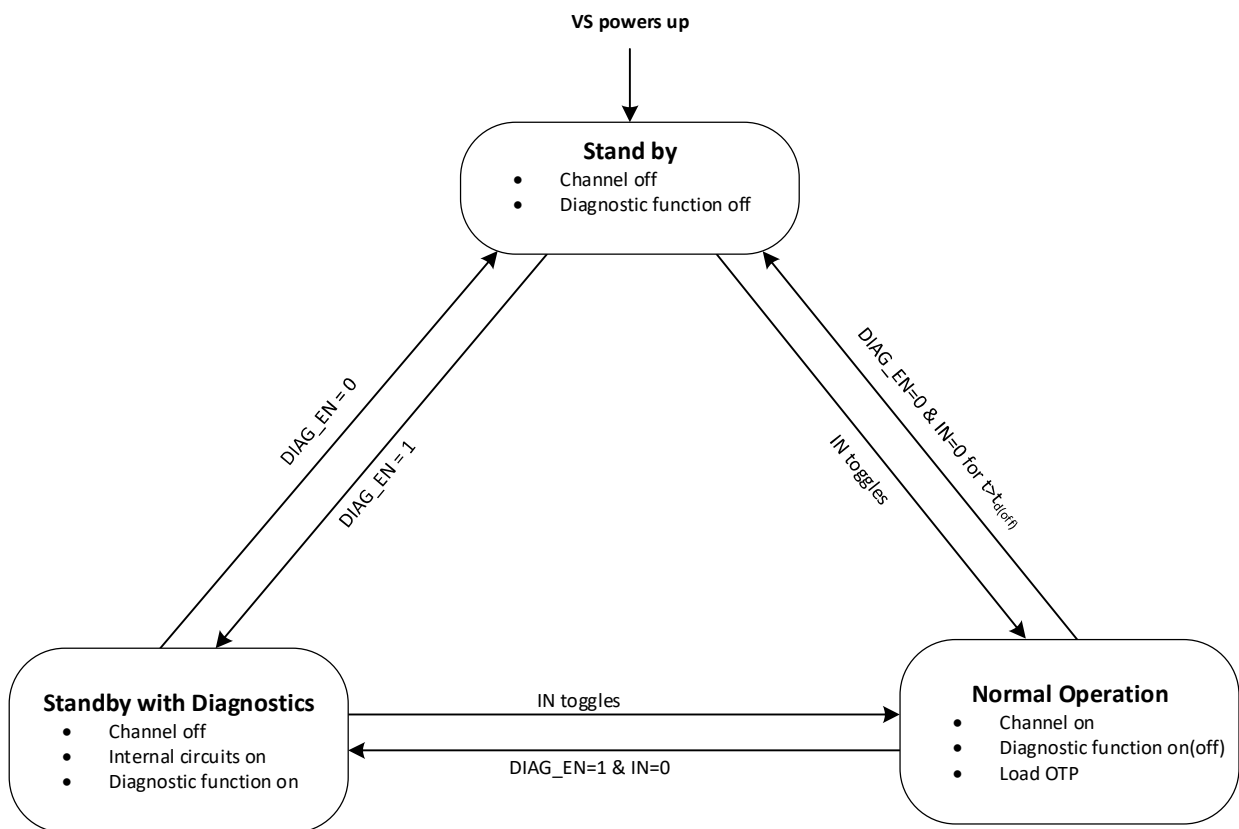


Figure 5. 工作状态转换图

## 9.2 输入与输出

### 9.2.1 电源管脚 – VS

VS 是通道的输入电压管脚，建议 VS 对 GND 之间并联一个 4.7uF 的陶瓷电容，并在靠近芯片管脚处再并联一个 0.1uF 的解耦电容。

## 9.2.2 输出管脚 – OUT

OUT 是通道的输出管脚。

## 9.2.3 使能管脚 – IN

IN 是通道的使能管脚。控制 IN 管脚电平  $\geq 2V$ , 可以使通道开通。控制 IN 管脚电平  $\leq 0.8V$ , 可以使通道关断

## 9.3 可调节限流保护

### 9.3.1 正常工作时的限流

LNS37100Q1 有 2 种不同的限流阈值。

- 内部限流值(Internal current limit)

当 CL 管脚直接被短接到芯片地或开路时, current limit 限流阈值为内部限流值  $I_{lim,nom}$ 。

- 外部可调限流值(External adjustable current limit)

LNS37100Q1 可通过外部电阻调整限流阈值。CL 管脚接一个电阻  $R_{CL}$  到地, 通过调节  $R_{CL}$  的值可调节输出限流值, 限流值由下式确定:

$$I_{CL(ext,set)} = \frac{V_{CL,th} * K_{CL}}{R_{CL}}$$

其中,  $V_{CL,th}$  是芯片内部的固定电压 1.2V,  $K_{CL}$  是限流比例。

### 9.3.2 Thermal Shutdown 时的限流

当负载短路或负载过流发生时, 输出电流会被限制为 current limit 限流值。此时芯片功率管上的功耗较大, 芯片温度迅速升高, 当结温达到  $T_{SD}$  时, current limit 限流值会减小至  $I_{lim,tsd}$ 。

## 9.4 电流采样 (LNS37100B Only)

LNS37100BQ1 在 CS 管脚输出一个和负载电流成比例的电流, 电流采样比例为  $K=500$ 。

$$K = \frac{I_{OUT}}{I_{CS}}$$

应用时在 CS 管脚对地连接一个电阻, 然后用 MCU 的 ADC 来测量该电阻上的电压  $V_{CS}$ 。采样电阻的选择应该使正常 sense 电流时 CS 管脚电压  $V_{CS(NORMAL)}$  小于 MCU ADC 的满量程。

$$V_{CS(NORMAL)} = I_{CS} * R_{CS} < MAX(V_{CS,lin})$$

瓴芯推荐在 MCU ADC 模拟电压输入管脚处增加 RC 滤波网络以抑制噪声干扰，如图 12 所示。RC 滤波参数需根据具体应用对 CS 信号的时序要求进行设计。

### 9.5 感性负载关断 VDS 电压箝位

在关断感性负载时，电感里存储的能量泄放会把输出电压拉至负压，过大的负压会损坏芯片内部的电路。LNS37100Q1 内部有电压箝位电路，使输入到输出的电压箝位为  $V_{DS}$ ，从而使输出负压限制在安全的范围内，保护芯片不被损坏。

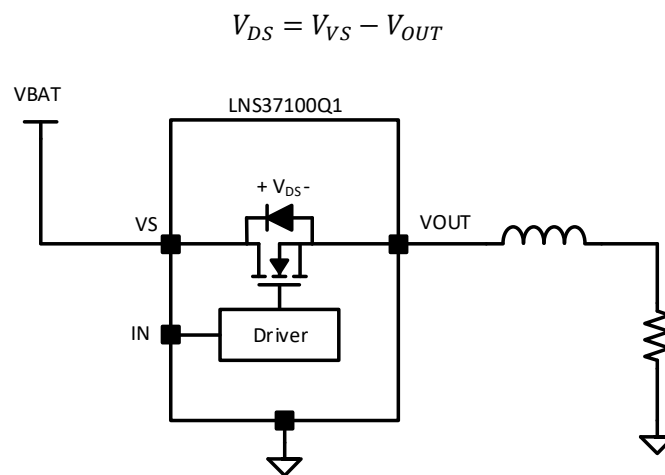


Figure 5. VDS 箝位电路示意图

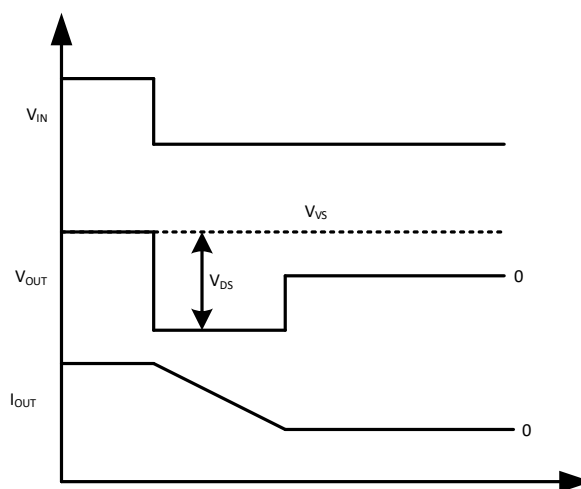


Figure 6. 感性负载关断示意图

注意，当连接 PWM 控制的感性负载时，输出可能会产生重复性的负压脉冲，此时为保护芯片不被损坏，建议增加外部续流电路。如下图所示：

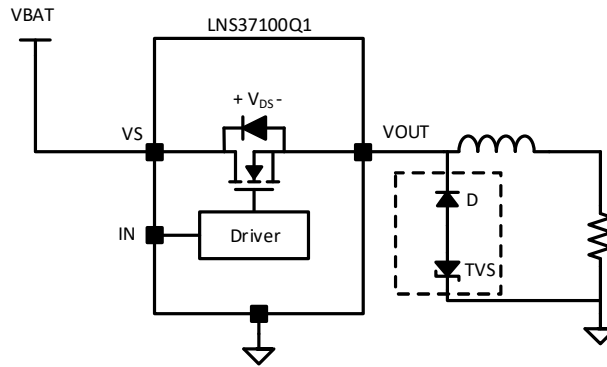


Figure 7. PWM 控制的感性负载增加外部续流电路图

## 9.6 诊断和报错

### 9.6.1 诊断和报错使能管脚 – DIAG\_EN

DIAG\_EN 可以打开或关闭诊断和报错功能，以达到节省电源损耗的目的。当 DIAG\_EN 为高时，诊断和报错功能打开。当 DIAG\_EN 为低时， $\overline{ST}$  和 CS 处于高阻抗输出状态，诊断和报错功能处于被关闭状态。

### 9.6.2 诊断和报错输出管脚 – $\overline{ST}$ /CS

对于 LNS37100AQ1 而言，当检测到故障发生时， $\overline{ST}$  管脚输出低电平报错。 $\overline{ST}$  管脚为开漏输出，需要外接上拉电阻至 3.3V 或 5V。

对于 LNS37100BQ1 而言，当检测到故障发生时，CS 管脚输出一个高电平实现报错功能。报错时的电平  $V_{CS(FAULT)}$  取  $I_{CS,H} * R_{CS}$  与  $V_{CS,H}$  两者中的较小值，如下式所示：

$$V_{CS(FAULT)} = \text{MIN}[I_{CS,H} * R_{CS}, V_{CS,H}]$$

为了适配不同电平的 MCU，保证  $V_{CS,H}$  在 MCU 的接收电压范围内，LNS37100BQ1 会根据 DIAG\_EN 的电压范围自动调节  $V_{CS,H}$ 。

- 1) 当  $V_{logic,h} < V_{DIAG\_EN} < 3.3V$  时， $V_{CS,H}$  为 3.3V
- 2) 当  $V_{DIAG\_EN} > 3.3V$  时， $V_{CS,H}$  跟随  $V_{DIAG\_EN}$

LNS37100A/BQ1 在各种工作情况下的诊断机制如下表所示:

DIAG\_EN pin is enabled.

CONDITIONS	IN	OUT	LATCH	CRITERION	$\overline{ST}$ (Version A)	CS (Version B)	Fault Recovery
Normal	L	L	x		H	0	
	H	$V_S - I_{LOAD} * R_{ON}$	x		H	In linear range	
Overload	H	$V_S - I_{LIM} * R_{ON}$	x	Current limit triggered	L	$\max(V_{CS,H}, I_{CS,H} \times R_{CS})$	AUTO
Open load Short to battery	H	H	x	Version A: Output current $< I_{ol,on}$ Version B: Judged by users	L	0	AUTO
	L	H	x	$V_{VS} - V_{OUT} < V_{ol,off}$	L	$\max(V_{CS,H}, I_{CS,H} \times R_{CS})$	AUTO
Thermal shutdown	H	x	L	TSD triggered	L	$\max(V_{CS,H}, I_{CS,H} \times R_{CS})$	Recovery when $T_J < T_{SD,RST}$
	H	x	H	TSD triggered	L	$\max(V_{CS,H}, I_{CS,H} \times R_{CS})$	Recovery when IN toggles
Thermal swing	H	x	x	TSW triggered	L	$\max(V_{CS,H}, I_{CS,H} \times R_{CS})$	AUTO

### 9.6.3 负载短路与过流检测

负载短路到地或负载过流时, 若输出电流超过 current limit 限流值,  $\overline{ST}/CS$  管脚会输出报错信号。实际应用中, MCU 检测到该报错信号后, 可立刻关断高边开关, 避免因负载短路或过流而造成系统损坏。

### 9.6.4 负载开路检测

LNS37100Q1 在功率管导通和关断的情况下均能够实现负载开路检测。

在功率管导通的情况下, 若负载电流小于  $I_{ol,on}$ , LNS37100AQ1 则认为当前处于负载开路状态,  $\overline{ST}$  管脚输出低电平报错。使用 LNS37100B 版本的用户可通过采样 CS 管脚电压, 来判断负载是否开路。

在功率管关断的状态下, 为实现负载开路检测, 推荐在  $V_S$  和 OUT 之间接一个  $15k\Omega$  的电阻。当输出没有开路时, OUT 通过负载连接到地。当输出开路发生时, 通过  $15k\Omega$  电阻的连接,  $V_{OUT}$  被拉到接近输入电压  $V_{VS}$ , 当两者差值小于开路阈值  $V_{ol,of}$  时, 诊断为输出开路故障, 此时 LNS37100AQ1 的  $\overline{ST}$  管脚输出低电平, LNS37100BQ1 的 CS 管脚输出高电平。

$$V_{VS} - V_{OUTx} < V_{(ol,off)}$$

### 9.6.5 负载对 VBAT 短路检测

负载对 VBAT 短路检测和负载开路检测的原理是一样的。当 DIAG\_EN 为高电平且 IN 为低电平时，如果负载对 VBAT 发生短路， $V_{OUT}$  被拉到接近输入电压  $V_{VS}$ ，当两者差值小于开路阈值  $V_{ol,off}$  时，诊断为故障，故障反应机制同负载开路故障。

## 9.7 完整的保护功能

### 9.7.1 输入 UVLO 保护

当输入电压  $V_{VS}$  高于 UVLO 的上升阈值时，LNS37100Q1 才会启动并进入工作状态。当输入电压  $V_{VS}$  低于 UVLO 的下降阈值时，LNS37100Q1 处于关断状态。

### 9.7.2 负载短路和过流保护

负载短路到地或负载过流时，负载电流会被限制为 current limit 限流值，防止电源与负载过应力的发生。通过调节外部  $R_{CL}$  电阻可调节输出限流值。具体应用细节请参考 9.3 节。

### 9.7.3 反向电流保护

在以下两种情况下会有反向电流流过芯片：

- 输出对输入短路(short to battery):  
当发生输出到输入短路时，若通道处于关断状态，反向电流流过功率管的体二极管。为减小流过功率管体二极管的反向电流，降低导通损耗，LNS37100Q1 支持在输出对输入短路的情况下导通功率管，使反向电流流过功率管沟道。
- 电源反极性(reverse polarity):  
当发生电源反极性时，反向电流流过功率管的体二极管与芯片 GND 管脚， $I_{rev}$  规定了该反向电流的上限，即流过体二极管的电流上限。

瓴芯建议可使用如下两种外部电路保护芯片：

- 如下图所示，在电源与芯片 VS 管脚之间加防反二极管。



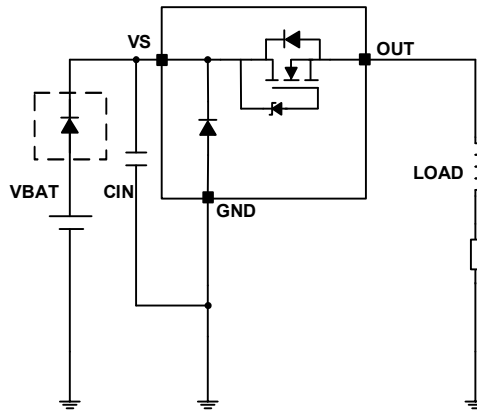


Figure 8. 反向电流外部保护电路方法 1

- 如下图所示，在芯片 GND 管脚与大地之间加入地网络，当电源反极性时避免电流流入芯片 GND 管脚。该地网络由 1 kΩ 电阻与二极管并联而成。值得注意的是，当发生电源反极性的情况时，地网络电阻上会有较大的功耗，瓩芯推荐使用 1206 封装的电阻。

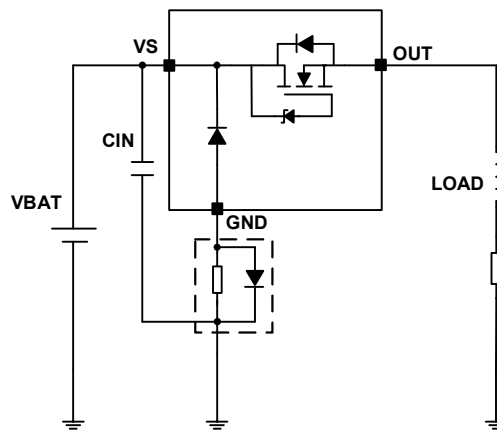


Figure 9. 反向电流外部保护电路方法 1

#### 9.7.4 失地保护

失地的情况可分为芯片失地和模块失地两种，当这两种情况发生时，无论 IN 为高或为低，LNS37100Q1 可以迅速关断输出。对于感性负载，瓩芯推荐在芯片地与大地之间加地网络，并增加外部续流电路以更好地保护芯片，如 Figure10 所示。

### 9.7.5 失电保护

对于电阻和电容负载而言，无论 IN 为高或为低，LNS37100Q1 可以迅速关断输出，不会带来损坏芯片的风险。

对于电感负载而言，当失电的情况发生时，电感中的电流有可能会从 LNS37100Q1 内部续流，泄放能量。如果不添加外围保护电路，芯片损坏的风险将大幅提升，领芯推荐下图所示的外围保护电路：在芯片地与大地之间加地网络，增加外部续流电路。

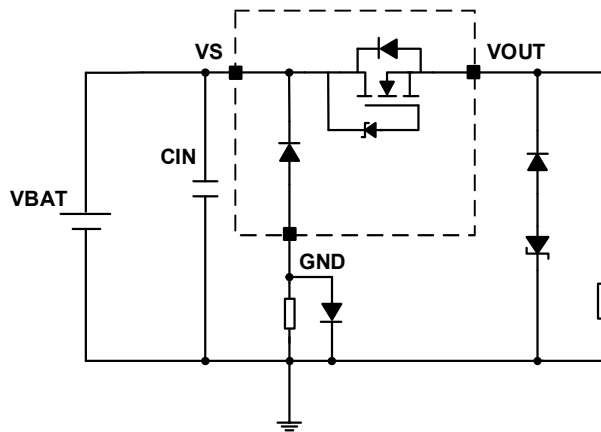


Figure 10. 感性负载失电或失地保护外围电路图

### 9.7.6 过温保护

LNS37100Q1 有两种过温保护：绝对过温保护（thermal shut down）和相对过温保护（thermal swing）。功率 MOSFET 附近有一个温度检测点  $T_{(FET)}$ ，在芯片的逻辑电路部分有一个温度检测点  $T_{(logic)}$ 。

相对过温保护：当  $T_{(FET)} - T_{(logic)} > T_{sw}$  时，该通道进入相对过温保护模式，关闭该通道输出，直到  $T_{(FET)}$  下降的温度大于  $T_{(hys)}$  时，重新打开该通道输出。相对过温保护可以对过温的通道迅速反应，关断发热通道，以达到及时保护发热通道的目的，同时还可以防止芯片局部温升过高，导致芯片损坏。

绝对过温保护：当通道检测点温度  $T_{(FET)}$  高于芯片绝对过温保护点  $T_{SD}$  时，通道进入绝对过温保护模式。根据 Latch 管脚的配置不同，绝对过温保护有两种反应机制。Latch 为低电平，关闭该通道输出，直到该通道检测点温度低于恢复点温度  $T_{SD} - T_{hys}$ ，该通道输出自动恢复。Latch 为高电平，关闭该通道输出并锁死，直到 IN 产生一个新的上升沿，才会重新打开该通道输出。

下图为两种过温保护行为示意图：

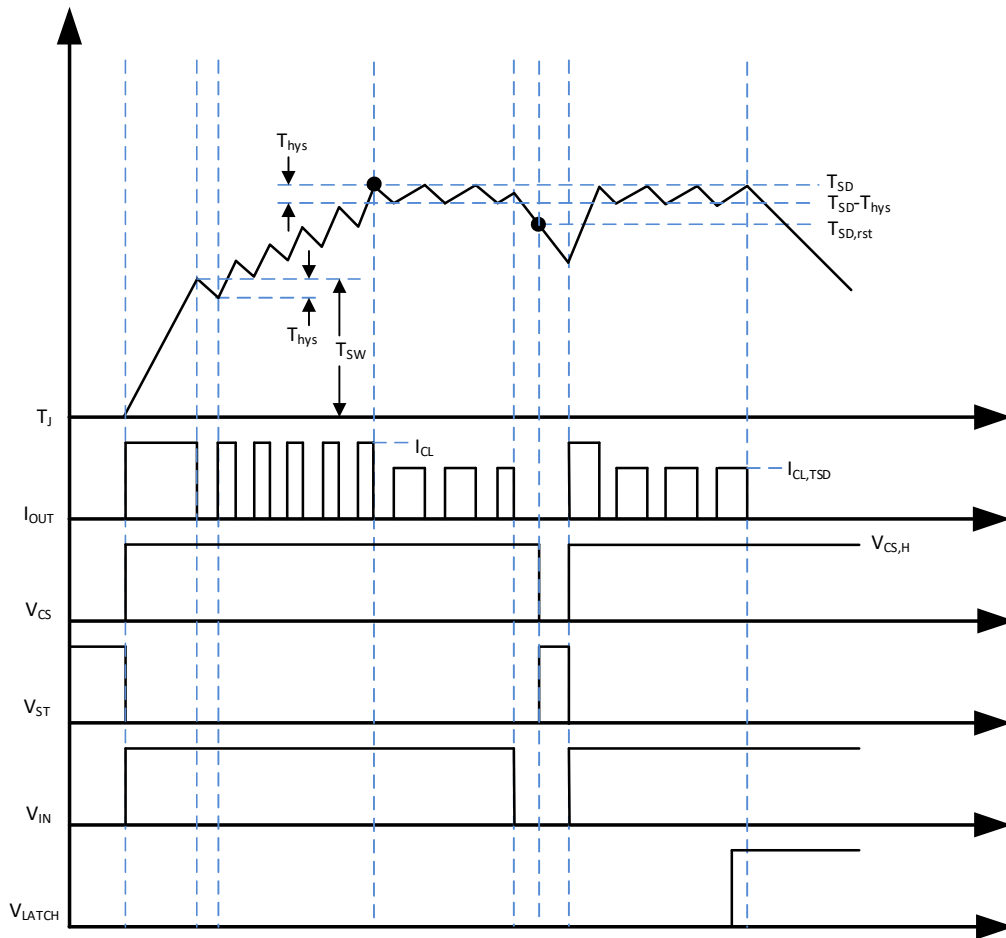


Figure 11. 过温保护行为示意图

10 典型应用

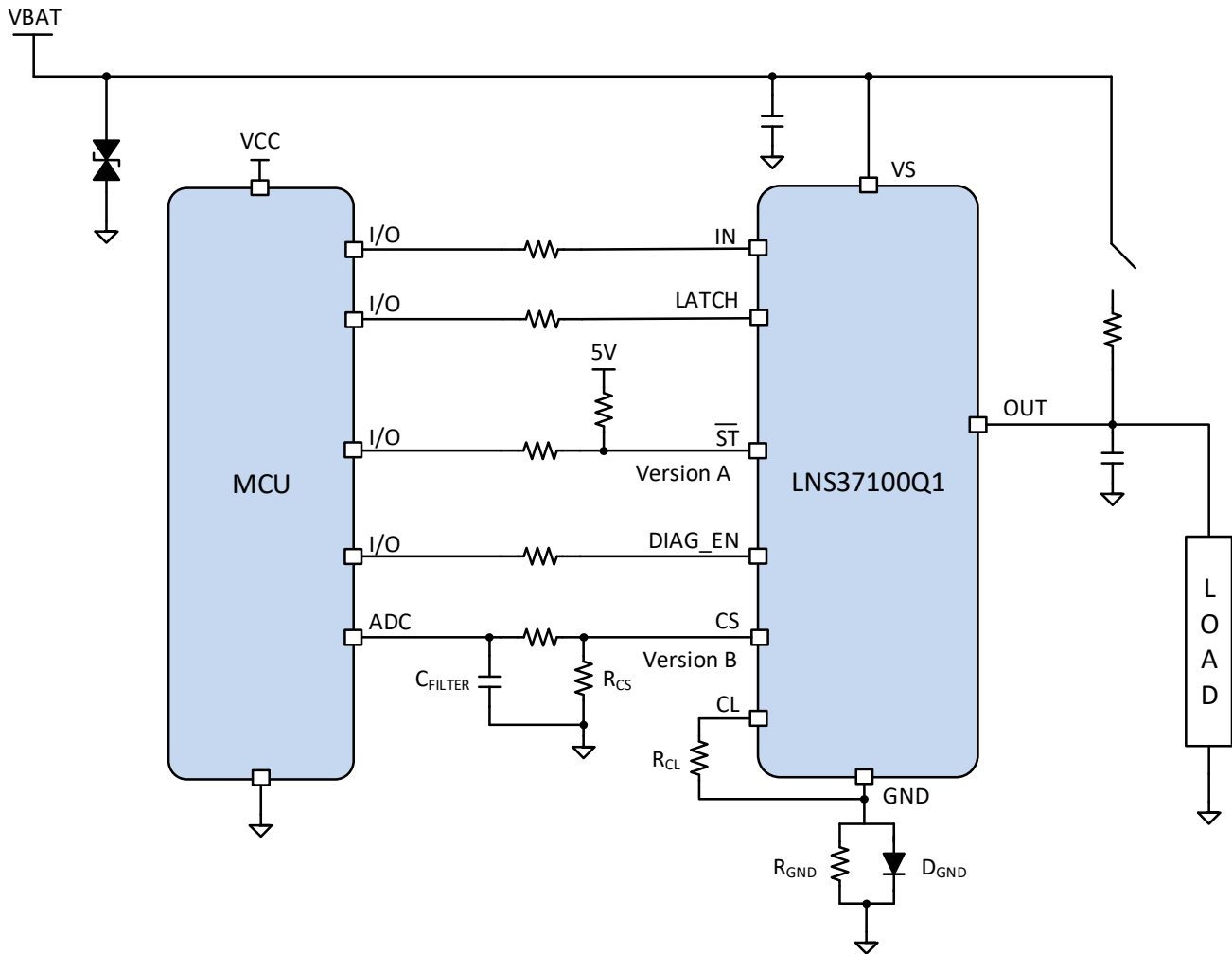
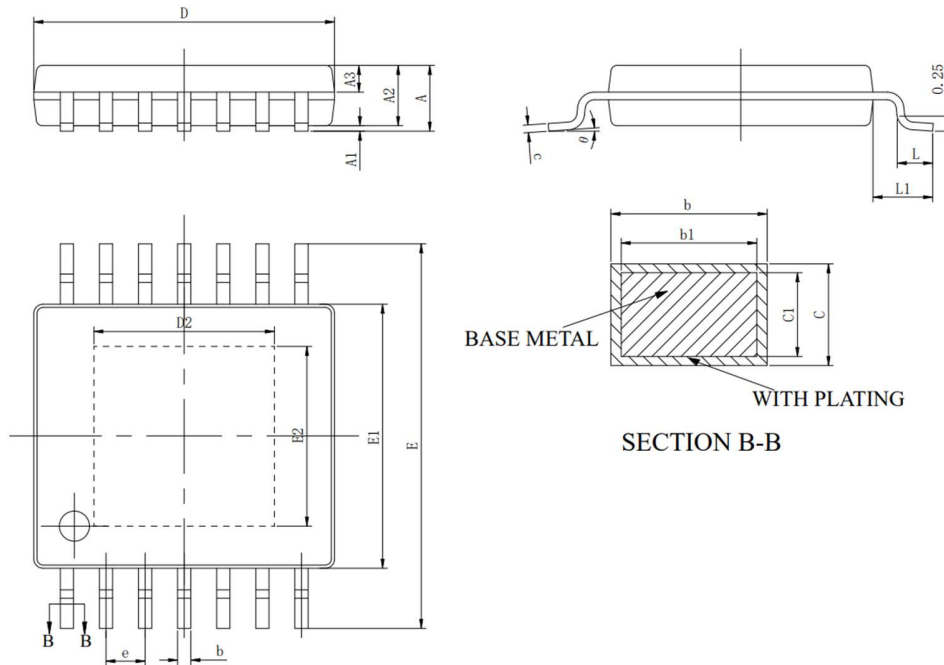


Figure 12. 典型应用图

11 封装结构图



SYMBOL	MILLIMETER		
	MIN	NOM	MAX
A	—	—	1.20
A1	0.00	—	0.15
A2	—	—	1.15
A3	0.39	0.44	0.49
b	0.20	—	0.28
b1	0.19	0.22	0.25
c	0.13	—	0.17
c1	0.12	0.13	0.14
D	4.90	5.00	5.10
E1	4.30	4.40	4.50
E	6.20	6.40	6.60
e	0.65BSC		
L	0.50	0.60	0.75
L1	1.00BSC		
θ	0	—	8°

Size (mm) L/F Size (mil)	D2	E2
97*103	2.26 ± 0.05	2.41 ± 0.05

Notes:

1. All linear dimensions are in millimeters. Dimensioning and tolerancing per ASME Y14.5M-1994.
2. Both package length and width does not include mold flash.
3. Unremoved flash between leads & package end flash shall not exceed 0.15mm from bottom body per side.
4. Features may not present.

## **重要通知和免责声明**

瓴芯电子科技（无锡）有限公司提供的技术材料，可靠性数据，产品规格书和相关产品评估电路板是以“按原样”（“As Is”）方式提供。瓴芯电子科技（无锡）有限公司不对这些资料可能带有的错误承担责任。瓴芯电子科技（无锡）有限公司否认所有的明示和暗示的担保，包括对第三者知识产权不侵权的任何暗示保证。

瓴芯电子科技（无锡）有限公司的这些资源仅提供给有熟练电子产品开发经验者使用瓴芯电子科技（无锡）有限公司产品进行设计开发。您将独立全权负责选择适当的瓴芯电子科技（无锡）有限公司产品，并负责验证和测试您的设计方案，以满足适用您应用的标准，以及其他任何安全和保障要求。

瓴芯电子科技（无锡）有限公司提供的这些资源如有更改，恕不另行通知。瓴芯电子科技（无锡）有限公司仅授予您将资源用于开发该资源中描述的瓴芯电子科技（无锡）有限公司相关产品的应用。禁止复制和展示这些资源。瓴芯电子科技（无锡）有限公司不授予任何其他瓴芯电子科技（无锡）有限公司拥有的知识产权或任何第三方许可的知识产权。瓴芯电子科技（无锡）有限公司不承担对使用这些资源而造成的任何损失，成本和责任。

## **环境保护**

此产品符合 RoHS 和 REACH 的要求，按照中国的相关法规和标准，不含有毒有害物质或元素。